

Approval Sheet

Customer	
Product Number	M5S0-AGH2NCVP
Data Rate	4800 MT/s
Pin	262 pin
CI-tRCD-tRP	40-39-39
Operating temperature	Tc=0 to 95°C
Date	29 th May 2025

The Total Solution For
Industrial Flash Storage

Rev 1.0

1. Features

- JEDEC Standard 262-pin Small Outline Dual In-Line Memory Module
- VDD=VDDQ= 1.1V (1.067V ~ 1.166V)
- VPP=1.8V (1.746V ~ 1.908V)
- VDDSPD= 1.8V
- On-die, internal, adjustable VREF generation for DQ,CA,CS
- 16n-bit prefetch
- Two independent I/O sub channels
- Programmable /CAS Latency: 22,26,28,30,32,36,40,42
- tREFI 3.9us for 0°C ≤Tcase < 85°C, tREFI 1.95us for 85°C < Tcase ≤ 95°C
- On-Die ECC
- PMIC on DIMM, nominal supply 5V/2A, VIN_Bulk input supply range: 4.25 V to 5.5 V
- Fly-by topology
- I3C/I2C support
- Terminated control and C/A bus
- SPD EEPROM Hub and Integrated Thermal Sensor
- Halogen-free

Specification

Density	Data Rate	IC Configuration	DIMM Organization	Number of IC	Number of rank	Side	ECC
16GB	4800 MT/s	2Gx8 (16Gb)	2Gx64	8	1	1	N

Key timing parameters

tCK (ns)	tRCD (ns)	tRP (ns)	tRAS (ns)	tRC (ns)
0.416	16.00	16.00	32	48.00

tRFC parameter by IC Configuration

Parameter	IC Configuration				Unit
	8Gb	16Gb	24Gb	32Gb	
tRFC1,min	195	295	TBD	TBD	ns
tRFC2,min	130	160	TBD	TBD	ns
tRFCsb,min	115	130	TBD	TBD	ns

2. Pin Assignments

262-Pin DDR5 SODIMM Front								262-Pin DDR5 SODIMM Back							
Pin	Symbol	Pin	Symbol	Pin	Symbol	Pin	Symbol	Pin	Symbol	Pin	Symbol	Pin	Symbol	Pin	Symbol
1	VIN_BULK	67	Vss	133	CK0_A_c	199	DQ8_B	2	HAS	68	DQ21_A	134	CK1_A_c	200	Vss
3	VIN_BULK	69	DQ22_A	135	Vss	201	Vss	4	HSCL	70	Vss	136	Vss	202	DQ9_B
5	RFU	71	Vss	137	CK0_B_t	203	DQ10_B	6	HSDA	72	DQ23_A	138	CK1_B_t	204	Vss
7	PWR_GOOD	73	DQ24_A	139	CK0_B_c	205	Vss	8	PWR_EN	74	Vss	140	CK1_B_c	206	DQ11_B
9	Vss	75	Vss	141	Vss	207	DQS1_B_c	10	Vss	76	DQ25_A	142	Vss	208	Vss
11	DQ0_A	77	DQ26_A	143	RFU	209	DQS1_B_t	12	DQ1_A	78	Vss	144	CA12_B	210	DM1_B_n
13	Vss	79	Vss	145	CA11_B	211	Vss	14	Vss	80	DQ27_A	146	CA10_B	212	Vss
15	DQ2_A	81	DQS3_A_c	147	Vss	213	DQ12_B	16	DQ3_A	82	Vss	148	Vss	214	DQ13_B
17	Vss	83	DQS3_A_t	149	CA9_B	215	Vss	18	Vss	84	DM3_A_n	150	CA8_B	216	Vss
19	DM0_A_n	85	Vss	151	CA7_B	217	DQ14_B	20	DQS0_A_c	86	Vss	152	CA6_B	218	DQ15_B
21	Vss	87	DQ28_A	153	Vss	219	Vss	22	DQS0_A_t	88	DQ29_A	154	Vss	220	Vss
23	DQ4_A	89	Vss	155	CA5_B	221	DQ16_B	24	Vss	90	Vss	156	CA4_B	222	DQ17_B
25	Vss	91	DQ30_A	157	CA3_B	223	Vss	26	DQ5_A	92	DQ31_A	158	CA2_B	224	Vss
27	DQ6_A	93	Vss	159	Vss	225	DQ18_B	28	Vss	94	Vss	160	Vss	226	DQ19_B
29	Vss	95	CB0_A	161	CS0_B_n	227	Vss	30	DQ7_A	96	CB1_A	162	CA1_B	228	Vss
31	DQ8_A	97	Vss	163	RESET_n	229	DM2_B_n	32	Vss	98	Vss	164	CA0_B	230	DQS2_B_c
33	Vss	99	CB2_A	165	CS1_B_n	231	Vss	34	DQ9_A	100	DQS4_A_c	166	Vss	232	DQS2_B_t
35	DQ10_A	101	Vss	167	Vss	233	DQ20_B	36	Vss	102	DQS4_A_t	168	CB0_B	234	Vss
37	Vss	103	CB3_A	169	DQS4_B_c	235	Vss	38	DQ11_A	104	Vss	170	Vss	236	DQ21_B
39	DQS1_A_c	105	Vss	171	DQS4_B_t	237	DQ22_B	40	Vss	106	CS0_A_n	172	CB1_B	238	Vss
41	DQS1_A_t	107	CA0_A	173	Vss	239	Vss	42	DM1_A_n	108	ALERT_n	174	Vss	240	DQ23_B
43	Vss	109	CA1_A	175	CB3_B	241	DQ24_B	44	Vss	110	CS1_A_n	176	CB2_B	242	Vss
45	DQ12_A	111	Vss	177	Vss	243	Vss	46	DQ13_A	112	Vss	178	Vss	244	DQ25_B
47	Vss	113	CA2_A	179	DQ0_B	245	DQ26_B	48	Vss	114	CA3_A	180	DQ1_B	246	Vss
49	DQ14_A	115	CA4_A	181	Vss	247	Vss	50	DQ_15_A	116	CA5_A	182	Vss	248	DQ27_B
51	Vss	117	Vss	183	DQ2_B	249	DQS3_B_c	52	Vss	118	Vss	184	DQ3_B	250	Vss
53	DQ16_A	119	CA6_A	185	Vss	251	DQS3_B_t	54	DQ17_A	120	CA7_A	186	Vss	252	DM3_B_n
55	Vss	121	CA8_A	187	DM0_B_n	253	Vss	56	Vss	122	CA9_A	188	DQS0_B_c	254	Vss
57	DQ18_A	123	Vss	189	Vss	255	DQ28_B	58	DQ19_A	124	Vss	190	DQS0_B_t	256	DQ29_B
59	Vss	125	CA10_A	191	DQ4_B	257	Vss	60	Vss	126	CA11_A	192	Vss	258	Vss
61	DM2_A_n	127	CA12_A	193	Vss	259	DQ30_B	62	DQS2_A_c	128	RFU	194	DQ5_B	260	DQ31_B
63	Vss	129	Vss	195	DQ6_B	261	Vss	64	DQS2_A_t	130	Vss	196	Vss	262	Vss
65	DQ20_A	131	CK0_A_t	197	Vss			66	Vss	132	CK1_A_t	198	DQ7_B		

3. Pin Descriptions

Symbol	Type	I/O Level	Description	Symbol	Type	I/O Level	Description
CK_t, CK_c	Input	VDDQ	Clock	DQ[31:0]_A DQ[31:0]_B	Input/ Output	VDDQ	Data Input/Output
CA[12:0]_A CA[12:0]_B	Input	VDDQ	Command/Address Inputs	CB[3:0]_A CB[3:0]_B	Input/ Output	VDDQ	ECC Check Bits Input/Output
CS[1:0]_A CS[1:0]_B	Input	VDDQ	Chip Select	DQS[4:0]_A_t DQS[4:0]_B_t	Input/ Output	VDDQ	Data Strobe
ALERT_n	Output	VDDQ	Alert	DQS[4:0]_A_c DQS[4:0]_B_c	Input/ Output	VDDQ	Data Strobe
RESET_n	CMOS Input	VDDQ	Active Low Asynchronous Reset	DM[3:0]_A_n DM[3:0]_B_n	Input	VDDQ	Input Data Mask
PWR_GOOD	Input/ Output	VDDQ	Power Good Indicator	VIN_BULK	Supply		External Power Supply
HSCL	Input	VOUT	Host Sideband Bus Clock	PWR_EN	Input		PMIC Enable
HSDA	Input/ Output	VOUT	Host Sideband Bus Data	VSS	Supply		Ground
HSA	Input	GND	Host Sideband Bus Device ID	RFU			Reserved for future use

Channel A

CS00_A_N

DQ00_A C3 DQ0
DQ01_A C9 DQ1
DQ02_A B4 DQ2
DQ03_A B8 DQ3
DQ04_A E3 DQ4
DQ05_A E9 DQ5
DQ06_A F4 DQ6
DQ07_A F8 DQ7
DQ08_A C4 DQ8
DQ09_A C8 DQ9
DQ10_A B3 DQ10
DQ11_A B7 DQ11
DQ12_A E2 DQ12
DQ13_A E6 DQ13
DQ14_A F2 DQ14
DQ15_A F6 DQ15
DQ16_A C4 DQ16
DQ17_A C8 DQ17
DQ18_A B3 DQ18
DQ19_A B7 DQ19
DQ20_A E2 DQ20
DQ21_A E6 DQ21
DQ22_A F2 DQ22
DQ23_A F6 DQ23
DQ24_A C4 DQ24
DQ25_A C8 DQ25
DQ26_A B3 DQ26
DQ27_A B7 DQ27
DQ28_A E2 DQ28
DQ29_A E6 DQ29
DQ30_A F2 DQ30
DQ31_A F6 DQ31
DQ32_A C4 DQ32
DQ33_A C8 DQ33
DQ34_A B3 DQ34
DQ35_A B7 DQ35
DQ36_A E2 DQ36
DQ37_A E6 DQ37
DQ38_A F2 DQ38
DQ39_A F6 DQ39
DQ40_A C4 DQ40
DQ41_A C8 DQ41
DQ42_A B3 DQ42
DQ43_A B7 DQ43
DQ44_A E2 DQ44
DQ45_A E6 DQ45
DQ46_A F2 DQ46
DQ47_A F6 DQ47
DQ48_A C4 DQ48
DQ49_A C8 DQ49
DQ50_A B3 DQ50
DQ51_A B7 DQ51
DQ52_A E2 DQ52
DQ53_A E6 DQ53
DQ54_A F2 DQ54
DQ55_A F6 DQ55
DQ56_A C4 DQ56
DQ57_A C8 DQ57
DQ58_A B3 DQ58
DQ59_A B7 DQ59
DQ60_A E2 DQ60
DQ61_A E6 DQ61
DQ62_A F2 DQ62
DQ63_A F6 DQ63
DQ64_A C4 DQ64
DQ65_A C8 DQ65
DQ66_A B3 DQ66
DQ67_A B7 DQ67
DQ68_A E2 DQ68
DQ69_A E6 DQ69
DQ70_A F2 DQ70
DQ71_A F6 DQ71
DQ72_A C4 DQ72
DQ73_A C8 DQ73
DQ74_A B3 DQ74
DQ75_A B7 DQ75
DQ76_A E2 DQ76
DQ77_A E6 DQ77
DQ78_A F2 DQ78
DQ79_A F6 DQ79
DQ80_A C4 DQ80
DQ81_A C8 DQ81
DQ82_A B3 DQ82
DQ83_A B7 DQ83
DQ84_A E2 DQ84
DQ85_A E6 DQ85
DQ86_A F2 DQ86
DQ87_A F6 DQ87
DQ88_A C4 DQ88
DQ89_A C8 DQ89
DQ90_A B3 DQ90
DQ91_A B7 DQ91
DQ92_A E2 DQ92
DQ93_A E6 DQ93
DQ94_A F2 DQ94
DQ95_A F6 DQ95
DQ96_A C4 DQ96
DQ97_A C8 DQ97
DQ98_A B3 DQ98
DQ99_A B7 DQ99
DQ100_A E2 DQ100
DQ101_A E6 DQ101
DQ102_A F2 DQ102
DQ103_A F6 DQ103
DQ104_A C4 DQ104
DQ105_A C8 DQ105
DQ106_A B3 DQ106
DQ107_A B7 DQ107
DQ108_A E2 DQ108
DQ109_A E6 DQ109
DQ110_A F2 DQ110
DQ111_A F6 DQ111
DQ112_A C4 DQ112
DQ113_A C8 DQ113
DQ114_A B3 DQ114
DQ115_A B7 DQ115
DQ116_A E2 DQ116
DQ117_A E6 DQ117
DQ118_A F2 DQ118
DQ119_A F6 DQ119
DQ120_A C4 DQ120
DQ121_A C8 DQ121
DQ122_A B3 DQ122
DQ123_A B7 DQ123
DQ124_A E2 DQ124
DQ125_A E6 DQ125
DQ126_A F2 DQ126
DQ127_A F6 DQ127
DQ128_A C4 DQ128
DQ129_A C8 DQ129
DQ130_A B3 DQ130
DQ131_A B7 DQ131
DQ132_A E2 DQ132
DQ133_A E6 DQ133
DQ134_A F2 DQ134
DQ135_A F6 DQ135
DQ136_A C4 DQ136
DQ137_A C8 DQ137
DQ138_A B3 DQ138
DQ139_A B7 DQ139
DQ140_A E2 DQ140
DQ141_A E6 DQ141
DQ142_A F2 DQ142
DQ143_A F6 DQ143
DQ144_A C4 DQ144
DQ145_A C8 DQ145
DQ146_A B3 DQ146
DQ147_A B7 DQ147
DQ148_A E2 DQ148
DQ149_A E6 DQ149
DQ150_A F2 DQ150
DQ151_A F6 DQ151
DQ152_A C4 DQ152
DQ153_A C8 DQ153
DQ154_A B3 DQ154
DQ155_A B7 DQ155
DQ156_A E2 DQ156
DQ157_A E6 DQ157
DQ158_A F2 DQ158
DQ159_A F6 DQ159
DQ160_A C4 DQ160
DQ161_A C8 DQ161
DQ162_A B3 DQ162
DQ163_A B7 DQ163
DQ164_A E2 DQ164
DQ165_A E6 DQ165
DQ166_A F2 DQ166
DQ167_A F6 DQ167
DQ168_A C4 DQ168
DQ169_A C8 DQ169
DQ170_A B3 DQ170
DQ171_A B7 DQ171
DQ172_A E2 DQ172
DQ173_A E6 DQ173
DQ174_A F2 DQ174
DQ175_A F6 DQ175
DQ176_A C4 DQ176
DQ177_A C8 DQ177
DQ178_A B3 DQ178
DQ179_A B7 DQ179
DQ180_A E2 DQ180
DQ181_A E6 DQ181
DQ182_A F2 DQ182
DQ183_A F6 DQ183
DQ184_A C4 DQ184
DQ185_A C8 DQ185
DQ186_A B3 DQ186
DQ187_A B7 DQ187
DQ188_A E2 DQ188
DQ189_A E6 DQ189
DQ190_A F2 DQ190
DQ191_A F6 DQ191
DQ192_A C4 DQ192
DQ193_A C8 DQ193
DQ194_A B3 DQ194
DQ195_A B7 DQ195
DQ196_A E2 DQ196
DQ197_A E6 DQ197
DQ198_A F2 DQ198
DQ199_A F6 DQ199
DQ200_A C4 DQ200
DQ201_A C8 DQ201
DQ202_A B3 DQ202
DQ203_A B7 DQ203
DQ204_A E2 DQ204
DQ205_A E6 DQ205
DQ206_A F2 DQ206
DQ207_A F6 DQ207
DQ208_A C4 DQ208
DQ209_A C8 DQ209
DQ210_A B3 DQ210
DQ211_A B7 DQ211
DQ212_A E2 DQ212
DQ213_A E6 DQ213
DQ214_A F2 DQ214
DQ215_A F6 DQ215
DQ216_A C4 DQ216
DQ217_A C8 DQ217
DQ218_A B3 DQ218
DQ219_A B7 DQ219
DQ220_A E2 DQ220
DQ221_A E6 DQ221
DQ222_A F2 DQ222
DQ223_A F6 DQ223
DQ224_A C4 DQ224
DQ225_A C8 DQ225
DQ226_A B3 DQ226
DQ227_A B7 DQ227
DQ228_A E2 DQ228
DQ229_A E6 DQ229
DQ230_A F2 DQ230
DQ231_A F6 DQ231
DQ232_A C4 DQ232
DQ233_A C8 DQ233
DQ234_A B3 DQ234
DQ235_A B7 DQ235
DQ236_A E2 DQ236
DQ237_A E6 DQ237
DQ238_A F2 DQ238
DQ239_A F6 DQ239
DQ240_A C4 DQ240
DQ241_A C8 DQ241
DQ242_A B3 DQ242
DQ243_A B7 DQ243
DQ244_A E2 DQ244
DQ245_A E6 DQ245
DQ246_A F2 DQ246
DQ247_A F6 DQ247
DQ248_A C4 DQ248
DQ249_A C8 DQ249
DQ250_A B3 DQ250
DQ251_A B7 DQ251
DQ252_A E2 DQ252
DQ253_A E6 DQ253
DQ254_A F2 DQ254
DQ255_A F6 DQ255
DQ256_A C4 DQ256
DQ257_A C8 DQ257
DQ258_A B3 DQ258
DQ259_A B7 DQ259
DQ260_A E2 DQ260
DQ261_A E6 DQ261
DQ262_A F2 DQ262
DQ263_A F6 DQ263
DQ264_A C4 DQ264
DQ265_A C8 DQ265
DQ266_A B3 DQ266
DQ267_A B7 DQ267
DQ268_A E2 DQ268
DQ269_A E6 DQ269
DQ270_A F2 DQ270
DQ271_A F6 DQ271
DQ272_A C4 DQ2

5. Thermal Characteristics

Symbol	Parameter		Rating	Units	Note
T _C	Operation Temperature	Normal Operating Temp.	0 to 85	°C	1,2,3
		Extended Temp.	85 to 95	°C	1,2,3,4
T _{STG}	Storage Temperature		-55 to 100	°C	5

Note:

- Maximum operating case temperature; T_C is measured in the center of the package.
- A thermal solution must be designed to ensure the DRAM device does not exceed the maximum T_C during operation.
- Device functionality is not guaranteed if the DRAM device exceeds the maximum T_C during operation.
- If T_C exceeds 85°C, the DRAM must be refreshed externally at 2X refresh, which is a 1.95μs interval refresh rate.
- Storage temperature is defined as the temperature of the top/center of the DRAM and does not reflect the storage temperatures of shipping trays.

6. IDD, IDDQ and IPP Specifications

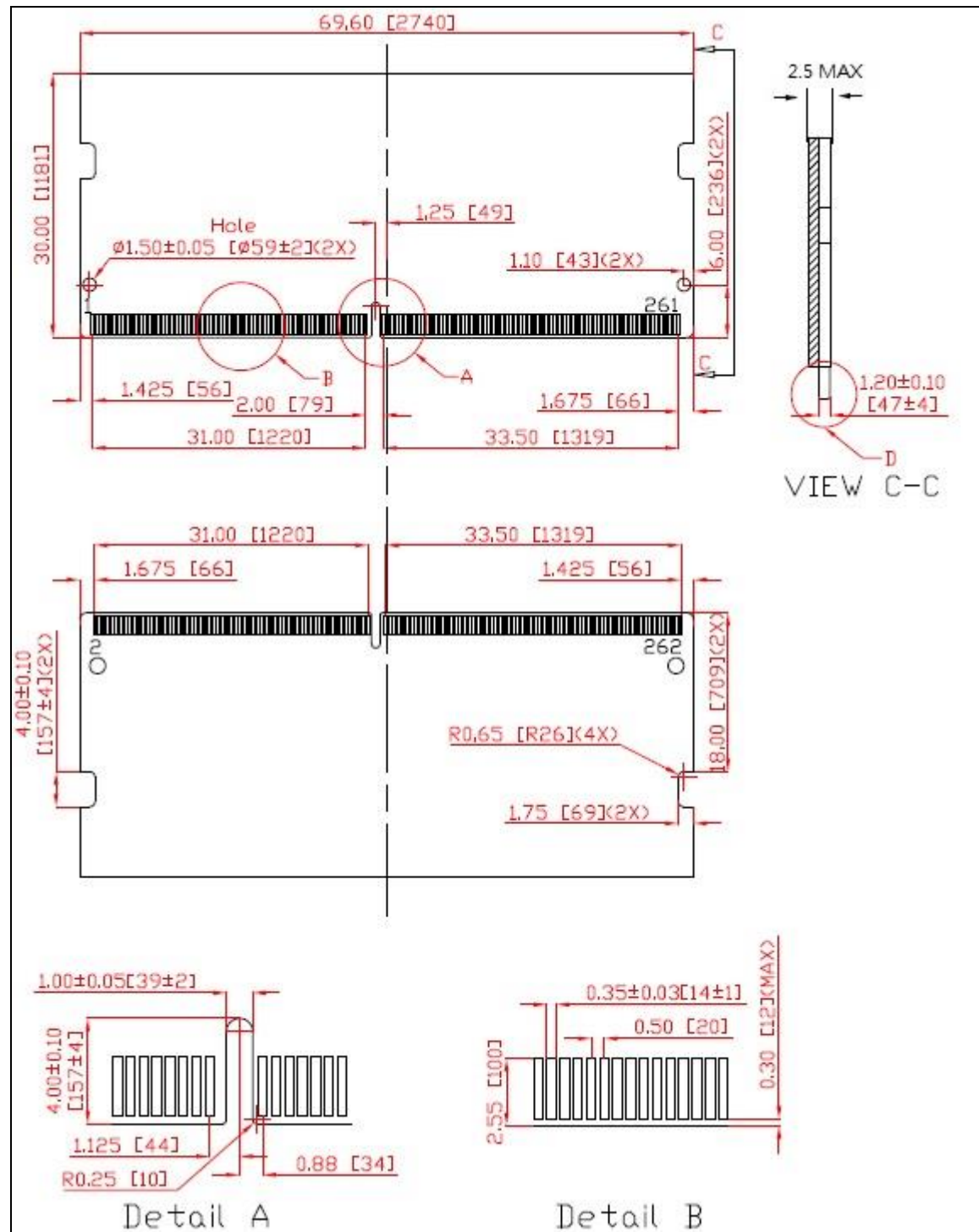
Symbol	Description	Value		Units
		IDD Max.	IPP Max.	
IDD0	Operating One Bank Active-Precharge Current	488	56	mA
IDD0F	Operating Four Bank Active-Precharge Current	776	112	mA
IDD2N	Precharge Standby Current	392	32	mA
IDD2P	Precharge Power-Down Current	336	32	mA
IDD3N	Active Standby Current	944	120	mA
IDD3P	Active Power-Down Current	880	112	mA
IDD4R	Operating Burst Read Current	2072	144	mA
IDD4W	Operating Burst Write Current	2304	160	mA
IDD5B	Burst Refresh Current (Normal Refresh Mode)	1816	360	mA
IDD5C	Burst Refresh Current (Same Bank Refresh Mode)	840	136	mA
IDD6E	Self Refresh Current: Extended Temperature Range	416	72	mA
IDD7	Operating Bank Interleave Read Current	2240	376	mA
IDD8	Maximum Power Saving Deep Power Down Current	208	32	mA

7. Timing Parameters

Parameter	Symbol	4800		Unit
		Min	Max	
Clock Timing				
Average clock period	tCK,AVG	0.416		ns
Command and Address Timing				
Read to Read command delay for same bank group	tCCD_L	8nCK,5ns (MAX)		nCK/ns
WRITE to WRITE command delay for same bank group	tCCD_L_WR	32nCK, 20ns (MAX)		nCK/ns
WRITE to WRITE command delay for same bank group, second WRITE not RMW	tCCD_L_WR2	16nCK, 10ns (MAX)		nCK/ns
Read to Read or Write to Write command delay for different bank group for BL16, BC8 OTF	tCCD_S	8		nCK
ACTIVATE to ACTIVATE command delay to different bank group for 2KB page size	tRRD_S,2K	8		nCK
ACTIVATE to ACTIVATE command delay to different bank group for 1KB page size	tRRD_S,1K	8		nCK
ACTIVATE to ACTIVATE command delay to same bank group for 2KB page size	tRRD_L,2K	8nCK,5ns (MAX)		nCK/ns
ACTIVATE to ACTIVATE command delay to same bank group for 1KB page size	tRRD_L,1K	8nCK,5ns (MAX)		nCK/ns
Four activate window for	tFAW,2K	40nCK,		nCK/ns

2KB page size		16.666ns (MAX)		
Four activate window for 1KB page size	tFAW,1K	32nCK, 13.333ns (MAX)		nCK/ns
Delay from start of internal WRITE transaction to internal READ command for different bank group	tWTR_S	2.5		ns
Delay from start of internal WRITE transaction to internal READ command for same bank group	tWTR_L	10		ns
Delay from start of internal WRITE transaction to internal READ with AUTO PRECHARGE command for same bank	tWTRA	CWL + WBL/2 + tWR - tRTP		ns
Internal READ command to PRECHARGE command delay	tRTP	7.5		ns
PRECHARGE to PRECHARGE delay	tPPD	2		nCK
WRITE recovery time	tWR	30		ns

8. Module Dimensions



Note: All dimensions are in millimeters (mils) and should be kept within a tolerance of ± 0.15 (6), unless otherwise specified.

9. RoHS Declaration

innodisk

宜鼎國際股份有限公司
Innodisk Corporation

Page 1/2

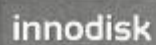
Tel: (02) 7703-3000 Internet: <https://www.innodisk.com/>

RoHS 自我宣告書 (RoHS Declaration of Conformity)

Manufacturer Products: All Innodisk EM FLASH, DRAM and EP products

- 一、宜鼎國際股份有限公司（以下稱本公司）特此保證售予貴公司之所有產品，皆符合歐盟 2011/65/EU 及 (EU) 2015/863 關於 RoHS 之規範要求。
Innodisk Corporation declares that all products sold to the company, are complied with European Union RoHS Directive (2011/65/EU) and (EU) 2015/863 requirement.
- 二、本公司同意因本保證書或與本保證書相關事宜有所爭議時，雙方宜友好協商，達成協議。
Innodisk Corporation agrees that both parties shall settle any dispute arising from or in connection with this Declaration of Conformity by friendly negotiations.
- 三、本公司聲明我們的產品符合 RoHS 指令的附件中 7(a)、7(c)-I、6(c) 允許豁免。
We declare, our products permitted by the following exemptions specified in the Annex of the RoHS directive.
- ※ 7(a) Lead in high melting temperature type solders (i.e. lead-based alloys containing 85% by weight or more lead).
- ※ 7(c)-I Electrical and electronic components containing lead in a glass or ceramic other than dielectric ceramic in capacitors, e.g. piezoelectric devices, or in a glass or ceramic matrix compound.
- ※ 6(c) Copper alloy containing up to 4% lead by weight. (This exemption applies to products that use antennas)

Name of hazardous substance	Limited of RoHS ppm (mg/kg)
鉛 (Pb)	< 1000 ppm
汞 (Hg)	< 1000 ppm
鎘 (Cd)	< 100 ppm
六價鉻 (Cr 6+)	< 1000 ppm
多溴聯苯 (PBBs)	< 1000 ppm
多溴二苯醚 (PBDEs)	< 1000 ppm
鄰苯二甲酸二(2-乙基己基)酯 (DEHP)	< 1000 ppm
鄰苯二甲酸丁酯苯甲酯 (BBP)	< 1000 ppm
鄰苯二甲酸二丁酯 (DBP)	< 1000 ppm
鄰苯二甲酸二異丁酯 (DIBP)	< 1000 ppm



Page 2/2

宜鼎國際股份有限公司

Innodisk Corporation

立 保 證 書 人 (Guarantor)

Company name 公司名稱： Innodisk Corporation 宜鼎國際股份有限公司

Company Representative 公司代表人： 簡川勝

Company Representative Title 公司代表人職稱： Chairman 董事長

Date 日期： 2023 / 06 / 14

10. REACH Declaration

	宜鼎國際股份有限公司 Innodisk Corporation REACH Declaration Tel:(02)7703-3000 Fax:(02) 7703-3555 Internet: https://www.innodisk.com/ Innodisk Corporation pursues its social responsibility for global environmental preservation by committing to be compliant with REACH regulation (REGULATION (EC) No 1907/2006). We hereby confirm that the product(s), Scope: Flash Memory, DRAM Module and Embedded Peripherals Products. ■ The standard products of not listed in the <u>Appendix2</u> meet the requirements of REACH SVHC regulations(SVHCs < 0.1% in Article), as described in the candidate list table currently including 240 substances (release date: 23-JAN-2024) and shown on the ECHA website. https://echa.europa.eu/candidate-list-table ■ The standard products listed in the <u>Appendix2</u> contain(s) one or more hazardous substances or constituents exceeding 0.1 % by weight in article if not otherwise specified in candidate list table. Where the threshold value is exceeded, the substances in question are to be declared in accompanying. (SVHCs > 0.1% in Article). ■ Comply with REACH Annex XVII.  Guarantor Company name 公司名稱： <u>Innodisk Corporation 宜鼎國際股份有限公司</u> Company Representative 公司代表人： <u> Yichuan Chen 陳怡全</u> Company Representative Title 公司代表人職稱： <u>Quality Assurance Div. SR. Manager 品質處經理</u> Date 日期： <u>2024 / 02 / 19</u>
---	--

1

Revision Log

Rev	Date	Modification
0.1	29 th May 2025	Preliminary Edition
1.0	29 th May 2025	Official released